

【通訊數位訊號處理架構設計】課程綱要

課程名稱	(中文) 通訊數位訊號處理架構設計	開課單位	通訊工程研究所
	(英文) Digital Signal Processing Architecture for Communications	課號	COM5240
學分數	3	必/選修	專業選修
開課頻率	每兩年	建議修課年級	四年級
先修課程或先備能力：C/C++程式設計， Verilog HDL			
隸屬學程：	<input type="checkbox"/> 電力工程學程 <input type="checkbox"/> 計算機工程學程 <input checked="" type="checkbox"/> 電子電路設計學程	<input checked="" type="checkbox"/> 數位訊號處理學程 <input type="checkbox"/> 電子工程學程 <input checked="" type="checkbox"/> 通訊工程學程	<input type="checkbox"/> 光電工程學程 <input type="checkbox"/> 生物醫學電子學程 <input type="checkbox"/> 基礎課程
課程類型：	<input checked="" type="checkbox"/> 講授	<input type="checkbox"/> 實驗	<input type="checkbox"/> 演講
<input type="checkbox"/> 其他：			
課程目標：本課程介紹數位訊號處理架構設計的基本方式與模組，以及應用在通訊系統中常見的數位訊號處理模組的設計。			
培養之核心能力：			
<input checked="" type="checkbox"/>	一、豐富的數學、物理、科學與工程知識，以及實際運用的能力。		
<input checked="" type="checkbox"/>	二、設計實驗、執行實驗、分析數據及歸納結果的能力。		
<input checked="" type="checkbox"/>	三、執行電機工程實務所需理論、方法、技術及使用相關軟硬體工具之能力。		
<input type="checkbox"/>	四、電機工程系統、模組、元件或製程之設計能力。		
<input checked="" type="checkbox"/>	五、團隊合作所需之組織、溝通及協調的能力。		
<input checked="" type="checkbox"/>	六、發掘問題、分析問題及處理問題的能力。		
<input type="checkbox"/>	七、掌握科技趨勢，並了解科技對人類、環境、社會及全球的影響。		
<input type="checkbox"/>	八、理解專業倫理及社會責任。		
<input checked="" type="checkbox"/>	九、專業的外語能力及與國際社群互動的能力。		
教學內容與課程大綱：			
1. 數位訊號處理架構與通訊系統簡介 (Introduction to VLSI Digital Signal Processing and Communications Systems) 2. 基本數位訊號處理模組(DSP Typical Modules) 3. 管線化與平行化處理(Pipeline and Parallel Processing) 4. 最佳化設計(Optimization : Retiming, Folding, Unfolding, Register minimization) 5. 系統陣列設計(Systolic Architecture Design) 6. 位元級數值運算架構(Bit-Level Arithmetic Architectures) 7. 濾波器架構(Filter Architectures) 8. 多速率系統架構(Multi-Rate Systems Architectures) 9. 快速傅立葉轉換架構(FFT/IFFT Architectures for OFDM systems) 10. 矩陣運算架構(Maxtrix Operation Architecture for MIMO systems) 11. 錯誤更正碼架構(Error Correction Codec Architecture (Viterbi Decoder)) 12. 固定位元數分析(Fixed-Point Error Analysis)			